



ISP3D 2015

*Journées ISP3D 2015,
Le 30 et 31 Mars 2015-03-15
Polytech'Tours, Département DEE
Tours*



SEEDS

Programme des journées

lundi 30 mars 2015

HEURES	ÉVÉNEMENT
12:00 - 13:30	Accueil - Buffet d'accueil & installation des posters
13:30 - 14:20	Avancées sur les composants semiconducteurs de puissance en diamant - Julien Pernot (Institut Neel)
14:20 - 15:00	GaN : matériau et procédés pour les composants de puissance - Frédéric Cayrel (GREMAN)
15:00 - 16:20	Pause Café & Séance POSTER
16:20 - 17:00	Composants de puissance grand gap (GaN & SiC) - Dominique Planson (Ampère)
17:00 - 17:40	Découpe et packaging dédié aux composants grand gap - Christophe Serre (STMicroelectronics)
17:40 - 18:10	Table ronde Grand Gap - Frédéric Morancho (LAAS) / Pierre Olivier Jannin (G2eLab)
18:10 - 18:25	Les actions ISP3D & SEEDS - Laurent Dupont & Yvan Avenas
18:25 - 19:05	Présentation de projet actuel 3DPhi et exemples de projets réalisés associés à 3DPhi - Francois Forest / Thierry Lebey (3DPhi)
19:05 - 20:00	Le vignoble de Loire - dégustation
20:00 - 20:00	Soirée libre

mardi 31 mars 2015

HEURES	ÉVÉNEMENT
08:30 - 09:20	Nouveaux matériaux et procédés pour les isolants de l'environnement du semi-conducteur de puissance - Marie-Laure Locatelli (LAPLACE)
09:20 - 10:00	Composants magnétiques monolithiques - Frédéric Mazaleyrat (SATIE)
10:00 - 10:20	Pause Café & Séance POSTER
10:20 - 11:00	Capacités intégrées sur silicium pour applications de puissance - Frédéric Voiron (IPDIA)
11:00 - 11:30	Table ronde Composants Passifs - Jean-Jacques Rousseau (LT2C) / Christian Martin (Ampère)
11:30 - 12:20	Fiabilité des assemblages de puissance dans les applications de transports : vers une maintenance prédictive - Stéphane Azzopardi (IMS)
12:20 - 12:40	Clôture des journées ISP3D 2015
12:40 - 14:00	Déjeuner
14:30 - 16:00	Visite des installations du GREMAN site STMicroelectronics - nombre de places limités



Organisation :

Organisateurs des Journées

- Yvan Avenas (G2Elab)
- Laurent Dupont (LTN)
- Bruno Allard (Ampère)
- Daniel Alquier (GREMAN)

Organisation locale

- Nathalie Batut
- Jérôme Billoué
- Frédéric Cayrel
- Sébastien Jacques
- Jean-Charles Lebunetel
- Gaël Gautier

Web & Informatique

- Jérôme Billoué
- Luc Lecroisey

Secretariat

- Magali Leger
- Naima Benyagoub

Les laboratoires ISP3D :

[AMPERE](#), Lyon

[IRTES/SET](#), Belfort

[CIRIMAT](#), Toulouse

[IMS](#), Bordeaux

[G2Elab](#), Grenoble

[LAAS](#), Toulouse

[GREEN](#), Nancy

[LAPLACE](#), Toulouse

[GREMAN](#), Tours

[LGP](#), Tarbes

[IES](#), Montpellier

[SATIE](#), Cachan

[IFSTTAR/LTN](#), Versailles



Remerciements à :



SEEDS

Groupement de Recherche SEEDS (Systèmes d'Energie Electrique dans leur Dimension Sociétale)



GREMAN

GREMAN UMR 7347 Université de Tours - CNRS - CEA - INSA CVL



S2E2

Le pôle de compétitivité de référence des technologies de l'électricité intelligente, au service de la gestion de l'énergie.



CAP'TRONIC

Cap'tronic, compétitivité et innovation des PME par l'électronique et le logiciel embarqué



Polytech'Tours

Ecole d'ingénieurs Polytechnique de l'Université de Tours



IUT de Tours

Institut Universitaire de Technologie de Tours



SILIMIXT

SiLiMiXT, entreprise de technologie innovante spécialisée dans la production de silicium poreux



STMicroelectronics

STMicroelectronics Tours



CERTeM

CERTeM (Centre d'Etudes et de Recherches Technologiques en Microélectronique)

*L'organisation tient à remercier **SEEDS**, **Polytech Tours**, **l'IUT de Tours**, **CAP'TRONIC** et **SILIMIXT** pour leur soutien financier à l'organisation des journées et particulièrement **Polytech'Tours** et le **CERTeM** pour leur aide précieuse dans l'organisation logistique de celles-ci*

Session POSTERS



Al₂O₃ Gate Oxide on Diamond in MIM and MOS Capacitors: examination by I-V, C-V, Contrast Potential and Electron Beam Induced Current

TT. Pham^{*, **, ***}, A. Marechal^{*, **, ***}, N. Rouger^{*, **, ***}, and J. Pernot^{**, ***, ****}

1

^{*} CNRS, G2Elab, F-38042 Grenoble, France

^{**} CNRS, Inst. NEEL, F-38042 Grenoble, France

^{***} Univ. Grenoble Alpes, F-38042 Grenoble, France

^{****} Institut Universitaire de France, 103 boulevard Saint Michel, 75005 Paris, France
thanh-toan.pham@neel.cnrs.fr

Mots Clefs : diamond CVD, MOS capacitor, Al₂O₃, C-V, contrast potential, Electron Beam Induced Current (EBIC).

[1] Chen, J., Sekiguchi, T., Fukata, N., Takase, M., Nemoto, Y., Hasunuma, R., ... & Chikyo, T. (2010, February). An electron-beam-induced current investigation of electrical defects in high-k gate stacks. In *Meeting Abstracts* (No. 18, pp. 997-997). The Electrochemical Society.

Thème Principal ISP3D : Composants silicium et grand gap.

Etude des mécanismes de défaillance d'un transistor MOSFET en SiC sous contraintes électriques et thermiques

2

Safa Mbarek*, Pascal Dherbecourt*
François Fouquet**, Olivier Latry*

* Groupe de Physique des Matériaux (GPM), UMR CNRS 6634, Université et INSA de Rouen, Avenue de l'université BP12, St. Etienne du Rouvray, 76801, France. – mbarek.safa@gmail.com
pascal.dherbecourt@univ-rouen.fr - olivier.latry@univ-rouen.fr

**Laboratoire Irseem, Technopôle du Madrillet, Avenue Galilée - BP 10024, 76801 Saint-Etienne du Rouvray Cedex – Francois.Fouquet@esigelec.fr

Mots Clefs (5 Max) : Fiabilité, Court-circuit, analyse, défaillance, dégradation.

[1] S. Mbarek, et al., "Robustness study of SiC MOSFET under harsh electrical and thermal constraints," Seventh International Conference on Advances in Circuits, Electronics and Micro-electronics, IARIA, Portugal, Nov. 2014, pp. 11-15. (ISBN: 978-1-61208-379-7)

Thème Principal ISP3D : Fiabilité des dispositifs de puissance

VLS grown 4H-SiC buried P⁺ layers for JFET lateral structures

3

S. Sejil^{*, **}, F. Laariedh^{**}, M. Lazar^{**}, D. Carole^{*}, C. Brylinski^{*}
D. Planson^{**}, G. Ferro^{*}, C. Raynaud^{**}, H. Morel^{**}

* Université de Lyon, UMR CNRS , Laboratoire des Multi-matériaux et Interfaces, UMR 5615, F-69622, France

** Université de Lyon, UMR CNRS 5005, Laboratoire Ampère, INSA-Lyon, UMR 5005, F-69621, France

^aselsabil.sejil@universite-lyon.fr,

Mots Clefs : VLS epitaxial growth, JFET, TLM, roughness

[1] N. Thierry-Jebali, M. Lazar, A. Vo-Ha, D. Carole, V. Soulière, A. Henry, D. Planson, G. Ferro, L. Konczewicz, S. Contreras, C. Brylinski, P. Brosselard Mater. Sci. Forum. 778-780 639 (2014).

Thème Principal ISP3D : Composants silicium et grand gap,



Onduleur triphasé avec des composants de puissance en GaN

4

Clément FITA, Pierre-Olivier JEANNIN
Pierre LEFRANC, Edith CLAVEL

CNRS, G2Elab, F-38042 Grenoble, France
Clement.Fita@g2elab.grenoble-inp.fr

Mots Clefs (5 Max) : Onduleur Triphasé, HEMTs, GaN, CEM, puissance.

[1] D. Reusch and J. Strydom, "Understanding the Effect of PCB Layout on Circuit Performance in a High-Frequency Gallium-Nitride-Based Point of Load Converter," *IEEE Trans. Power Electron.*, vol. 29, no. 4, pp. 2008–2015, Apr. 2014.

Thème Principal ISP3D : Composants silicium et grand gap

Modélisation et développement de composants à effet de champ à base de diamant dopé au Bore

A. Maréchal*, G. Chicot***, N. Rouger****, P. Muret***, J. Pernot***** and E. Gheeraert*, **

5

* Univ. Grenoble Alpes, F-38042 Grenoble, France

** CNRS, Inst. NEEL, F-38042 Grenoble, France

*** CNRS, G2Elab, F-38042 Grenoble, France

**** Institut Universitaire de France, 103 boulevard Saint Michel, 75005 Paris, France

aurelien.marechal@neel.cnrs.fr

Mots Clefs (5 Max) : TCAD Silvaco, diamant CVD, MOS-FET diamant, atomic layer deposition, diélectric high- κ

[1] A. Maréchal, N. Rouger, J.-C. Crébier, J. Pernot, S. Koizumi, T. Teraji, and E. Gheeraert, "Model implementation towards the prediction of J(V) characteristics in diamond bipolar device simulations," *Diamond and Related Materials*, vol. 43, pp. 34–42, Mar. 2014.

Thème Principal ISP3D : Composants silicium et grand gap,

Etat de surface du GaN après recuit en utilisant une couche de protection d'AlN

Georgio EL-ZAMMAR*, Wahid KHALFAOUI*, Thomas OHEIX*/**, Frederic CAYREL*, Arnaud YVON**, Emmanuel Collard**, Daniel ALQUIER*

*Université François Rabelais, Tours, GREMAN, CNRS UMR 7347, 10 rue Thalès de Milet CS 97155, 37071 Tours Cedex 2, France

**STMicroelectronics, 10 rue Thalès de Milet CS 97155, 37071 Tours Cedex 2, France

georgio.elzammar@univ-tours.fr

6

Mots Clefs (5 Max) : GaN, Schottky, cap-layer, déposition, recuit.

[1] F. Cayrel, A.E. Bazin, M. Lamhamdi, Y. Benchanaa, O. Menard, A. Yvon, E. Collard, D. Alquier (2012). *Si implanted reactivation in GaN grown on sapphire using AlN and oxide cap layers*. Nuclear Instruments and Methods in Physics Research Section B.

Thème Principal ISP3D : Composants silicium et grand gap.



Power-Cube: Massive Parallelization of High Frequency GaN Switching-Cells using Decentralized Modular Analog Controller

7

Marc Cousineau*, Bernardo Cougo**

* Laboratoire LAPLACE, 6 rue Camichel 31071 TOULOUSE –

** SATT Toulouse Tech Transfer, MRV, 118 route de Narbonne CS 24246 - 31432 Toulouse cedex 4 –
marc.cousineau@laplace.univ-tlse.fr

Mots Clefs: Convertisseur entrelacé, Contrôle modulaire, Transistor GaN Convertisseur multi-cellulaire
[1] M. Cousineau, (2013). *Modular Static Converters with Parallel or Series Architecture And Decentralized Modular Control*. French Patent Pub. No. WO/2014/005973, Int. App. No. PCT/EP2013/063784, January 2014.

Thème Principal ISP3D : Commande rapprochée/protection

Intégration de MOSFET SiC dans un circuit imprimé suivant le concept Power Chip On Chip

8

Guillaume Regnat*, Pierre-Olivier Jeannin*
Stefan Mollov**, Jeffrey Ewanchuk**

*Université Grenoble Alpes, G2ELAB, F-38000 Grenoble

**Mitsubishi Electric R&D Centre Europe , 1 allée de Beaulieu – CS 10806 – 35708 RENNES
guillaume.regnat@g2elab.grenoble-inp.fr

Mots Clefs : Intégration 3D, Power Chip on Chip, Process PCB, MOSFET SiC

[1] J. Marchesini, P. Jeannin, Y. Avenas, L. d. Oliveira, C. Buttay and R. Riva, "Realization and characterization of an IGBT Module based on the power Chip-on-Chip 3D Concept," in Energy Conversion Congress and Exposition (ECCE), 2014.

Thème Principal ISP3D : Intégration hybride et monolithique,

Simulation physique et caractérisation électrique d'un MOSFET SIC en régime de Court-Circuit

Guillaume Goubard*, Nathalie Batut*, Ambroise Schellmanns*, Zheng Ren*, Stéphane Guenot**

*GREMAN UMR-CNRS7347, 7 Avenue Marcel Dassault 37200 Tours, France

**Zodiac Aero Electric, 7 Rue des Longs-Quartiers 93100 Montreuil

guillaume.goubard@univ-tours.fr

Mots Clefs : Mosfet SiC, Simulation physique, Caractérisation Electrique, Court-Circuit, Application Aéronautique

[1] D. Othman, S. Lefebvre, M. Berkani, Z. Khatir, A. Ibrahim, A. Bouzourene (2013). *Robustness of 1.2 kV SiC MOSFET In: Microelectronics Reliability* 53 (2013) 1735-1738

Thème Principal ISP3D : Composants silicium et grand gap, Protection des composants fortes tensions



Development and Dynamic Mode Characterization of a Super-Gain BJT dedicated to a New Low-loss AC Switch

Zheng REN*, Nathalie BATUT*, Ambroise SCHELLEMANNS*, Guillaume GOUBARD*

*GREMAN UMR-CNRS 7347, 7 avenue Marcel Dassault, 37200 Tours, France

Tel.: +33 (0)2 47 36 13 24.

Email: zheng.ren@univ-tours.fr

10

Mots clefs : AC Switch, Power BJT, Super gain, Dynamic characterization, Double-pulse

- [1] Z. Ren, Y. Song, S. Jacques, A. Schellmanns, A. Caldeira, G. Goubard, N. Batut, "Development and Static Mode Characterization of a New Low-loss AC Switch Based on Super-Gain BJT," Journal of Energy and Power Engineering, David Publishing Company, November 2013, pp. 357-364.

Thème Principal ISP3D : Composants silicium et grand gap,

5-Phase Interleaved Buck Converter with Gallium Nitride Transistors

Nicolas Videau*, Julio Brandelero*, Thierry Meynard*, Vincent Bley*, Didier Flumian*, Emmanuel Sarraute*, Guillaume Fontes*

11

*Laboratoire LAPLACE, 6 rue Camichel 31071 TOULOUSE –
nicolas.videau@laplace.univ-tlse.fr

Mots Clefs (5 Max) : DC-DC Interleaved Buck Converter, GaN Transistor, Parasitic Inductance, PCB Design, InterCell Transformer (ICT)

- [1] Videau, N.; Meynard, T.; Bley, V.; Flumian, D.; Sarraute, E.; Fontes, G.; Brandelero, J., "5-phase interleaved buck converter with gallium nitride transistors," *Wide Bandgap Power Devices and Applications (WiPDA), 2013 IEEE Workshop on*, vol., no., pp.190,193, 27-29 Oct. 2013

Thème Principal ISP3D : Composants silicium et grand gap

Convertisseur de puissance intégré à fort rendement à base de composants « grand gap » pour applications photovoltaïques

Leonardo RUFFEIL DE OLIVEIRA*, Yvan AVENAS*, Pierre-Olivier JEANNIN*, Cyril BUTTAY**

*CNRS, G2Elab, F-38042 Grenoble, France

** Université de Lyon, UMR CNRS 5005, Laboratoire Ampère, INSA-Lyon, UMR 5005, F-69621, France
leonardo.ruffeild-de-oliveira@g2elab.grenoble-inp.fr

Mots Clés : SiC, grand-gap, packaging, 3D Power Chip – on – Chip, intégration.

- [1] J.-L. MARCHESINI, Y. AVENAS, P.-O. JEANNIN et S. BOULAHROUZ, «Reduction of the Stray Inductance in a Switching Cell Using the Power Chip-On-Chip 3D Integration Concept,» chez Energy Conversion Congress and Exposition (ECCE), Raleigh, 2012.

Thème Principal ISP3D : Composants silicium et grand gap



Thermomigration d'Aluminium pour tranchés traversantes et application aux composants de puissance

Bin Lu*, Gaël Gautier*, Damien Valente*, Benjamin Morillon**, Daniel Alquier*

* Université François Rabelais, Tours, GREMAN, CNRS-UMR7347, 16 rue Pierre et Marie Curie, BP 7155, 37071 Tours Cedex 2, France

** STMicroelectronics, 16 rue Pierre et Marie Curie, BP 7155, 37071 Tours Cedex 2, France
bin.lu@univ-tours.fr

13

Mots Clefs : TGZM, thermomigration d'aluminium, périphérie de composant, gravure.

[1] E. H. Oubensaid, C. Duluard, L. Pichon, B. Morillon, M. Boufnichel, P. Lefaucheux, R. Dussart and P. Ranson "Cryogenic etching of n-type silicon with p⁺ doped walls with the TGZM process through the Al-Si eutectic alloy," *Microelectronic Engineering*, vol. 86, pp. 2262-2269, 2009

Thème Principal ISP3D : Protection des composants fortes tensions,

Le silicium poreux pour les périphéries AC Switch

14

Angélique Fèvre*/**, Samuel Menard* Jérôme Billoué**, Gaël Gautier**

* ST Microelectronics Tours SAS 10, rue Thalès de Milet CS 97155 37071 Tours Cedex 2, France

** Laboratoire GREMAN UMR CNRS 7347 16, Avenue Pierre et Marie Curie BP 7155 37071 Tours Cedex 2, France
angelique.fevre@univ-tours.fr

Mots Clefs: Silicium poreux, Gravure électrochimique, Périphéries AC Switch, Caractérisation électrique.

[1] S. Menard, A. Fèvre, D. Valente, J. Billoué, and G. Gautier (2012). *Nanoscale research letter*, 7:566

Thème Principal ISP3D : Protection des composants fortes tensions

Intégration CMOS de circuits de pilotage optique pour les transistors de puissance

15

Thanh-Long LE^{1,2}, Jean-Christophe CREBIER_{1,2}, Nicolas ROUGER_{1,2}

¹ Univ. Grenoble Alpes, G2Elab, F38000-Grenoble

² CNRS, G2Elab, F38000-Grenoble

• Thanh-Long.Le@g2elab.grenoble-inp.fr

Mots Clefs: Intégration CMOS, commande optique, transistor de puissance, commande rapprochée

[1] L.T. Le, JC. Crebier, N. Rouger, "CMOS Integrated Optical Isolator for Power Transistor Gate Driver", IEEE IECON 2014, Dallas USA - Oct Nov 2014

Thème Principal ISP3D : Intégration hybride et monolithique, Commande rapprochée/protection,



Failure to Short-Circuit Capability of Emerging Direct-Lead-Bonding Power Module. Comparison with Standard Interconnection. Application for Dedicated Fail-Safe and Fault-Tolerant Converters Embedded in Critical Applications

William SANFINS*, Frédéric RICHARDEAU* **
Damien RISALETTO* **

*University of Toulouse, INPT, UPS ; LAPLACE (Plasma and Energy Conversion Laboratory) ENSEEIHT, 2 rue Charles Camichel, BP7122, F-31071 Toulouse cedex 7, France

**CNRS ; LAPLACE ; F-31071 Toulouse, France
william.sanfins@laplace.univ-tlse.fr

16

Mots Clefs: Direct-Lead-Bonding, Wire-bonding, Failure-mode, Fault-tolerance, Safety

[1] F. Richardeau, Z. Dou, J-M. Blaquier, E. Sarraute, D. Flumian, F. Mosser, "Complete short-circuit failure mode properties and comparison based on IGBT standard packaging. Application to new fault-tolerant inverter and interleaved chopper with reduced parts count", EPE, Birmingham (UK), 2011.

Thème Principal ISP3D : Gestion thermique, aspects thermomécaniques, mécanismes de défaillance,

Couplages électro-thermo-mécaniques dans les modules de puissance fortement intégrés

Baptiste TRAJIN*, Paul-Etienne VIDAL*, Hélène WELEMANE*, Simon CAILHOL*, Julien VIVEN*, Marion HAUSSENER*

*LGP – ENIT, 47 avenue d’Azereix, BP1629, 65016 Tarbes Cedex

{baptiste.trajin, paul-etienne.vidal, helene.welemane, simon.cailhol, marion.haussener}@enit.fr
Julien.viven@yahoo.fr

17

Mots Clefs : Sollicitation électrique, Réponse thermique, Contraintes mécaniques, modélisation nodale

[1] N. Viviès, M. Haussener, H. Welemane, B. Trajin and P.E. Vidal. *Characterization of an integrated buck converter using infrared thermography*. 12th conference on Quantitative InfraRed Thermography (QIRT), July 201

Thème Principal ISP3D : Gestion thermique, aspects thermomécaniques, mécanismes de défaillance,

Photoémission en face arrière pour la localisation de défauts sur des transistors de puissance

Andrés Echeverri, Olivier Latry, Sébastien Duguay

Laboratoire Groupe de Physique des Matériaux (GPM), UMR CNRS 6634
Normandie Université, Université de Rouen
Avenue de l’université BP12, St. Etienne du Rouvray, 76801, France. –
andres.echeverri@etu.univ-rouen.fr

Mots Clefs : défaillance, photoémission, décapsulation.

[1] A. Laroche, P. Rousseille, and T. Zirilli, "Backside failure analysis case study: Implementation of innovative local backside deprocessing technique," Microelectronics Reliability, vol. 51, no. 9-11, pp. 1705-1709, Sep. 2011.

Thème Principal ISP3D : Mécanismes de défaillance / Fiabilité des dispositifs de puissance

SEEDS

ISP3D 2015, Tours 30-31 Mars (@GREMAN)



Etude de la fiabilité des composants électroniques de puissance par l'analyse spectrale en microscopie à émission de photons

Niemat Moultif, Eric Joubert, Olivier Latry

19

Groupe Physique des Matériaux (GPM)
Normandie Université, Université de Rouen
UMR CNRS 6634, Site du Madrillet, Avenue de l'Université – B.P 12
Saint Etienne de Rouvray 76801 France.
eric.joubert@univ-rouen.fr

Mots Clefs: Analyse de défaillance, Photoémission, Réseau de diffraction, Signature spectrale.

[1] De Wolf, S. Rasras, "Spectroscopic Photon Emission Microscopy: a unique tool for failure analysis of microelectronics devices". *Microelectronics Reliability*, 41(8):1161–1169, August 2001.

Thème Principal ISP3D : Fiabilité des dispositifs de puissance.

Evaluation de l'impact des défauts (voids) dans l'attache de puce des modules électroniques de puissance à semi-conducteur

Son Ha TRAN*
Laurent DUPONT**, Zoubir KHATIR***

20

* VEDECOM, 77 rue des Chantiers, 78000 Versailles, France,
** IFSTTAR, LTN, 25 allée des Marronniers, F-78000 Versailles, France,
*** IFSTTAR, LTN, 25 allée des Marronniers, F-78000 Versailles, France,
son-ha.tran@ifsttar.fr

Mots Clefs: Intégration de puissance, défaut, brasure, MOSFET, conduction, modélisation multi-phérique

[1] K. C. Otiaba, "Numerical Study On Thermal Impacts of Different Void Patterns On Performance Of Chip Scale Packaged Power device", *Microelectronics Reliability*, vol. 52, pp. 1409 – 1419, 2012

Thème Principal ISP3D : Fiabilité des dispositifs de puissance,

Robustesse et durée de vie de composants « smart power »

Gilles Rostaing*, Mounira Berkani*, Stéphane Lefebvre*

21

* SATIE, ENS de Cachan, CNRS, Cnam, 61 av. du président Wilson, 94235 Cachan cedex
lefebvre@satie.ens-cachan.fr

Mots Clefs : Smart Power, Durée de vie, Fiabilité

[1] G. Rostaing, M. Berkani, D. Mechouche, D. Labrousse, S. Lefebvre, Z. Khatir, Ph. Dupuy. *Reliability of power MOSFET-based smart switches under normal and extreme conditions for 24 V battery system applications*, *Microelectronics Reliability* Volume 53, Issues 9–11, September–November 2013, Pages 1703–1706

Thème Principal ISP3D : Fiabilité des dispositifs de puissance,



Fusible pour la protection ultime des convertisseurs VSI

22

*Jean-Louis Gelet

*MERSEN France SB SAS,
15, Rue Jacques de Vaucanson – F - 69720 Saint Bonnet De Mure

jean.louis.gelet@mersen.com

Mots Clefs : Protection, Court-circuit, Arc électrique

Thème Principal ISP3D : Commande rapprochée/protection

Dispositifs de Protections Electriques pour Applications à Courant Continu

23

Rémy OUAIDA*, Mathieu MORATI*

* MERSEN France SB SAS,
15, Rue Jacques de Vaucanson – F - 69720 Saint Bonnet De Mure

remy.ouaida@mersen.com

Mots Clefs : Protection Electrique, Courant Continu, Fusible, Contacteur, Solution Hybride

[1] Breiman, L., J. H. Friedman, R. A. Olshen, and C. J. Stone (1984). *Classification And Regression Trees*. New York: Chapman and Hall.

Thème Principal ISP3D : Commande rapprochée / protection,

Conception et implémentation d'un convertisseur DC-DC intégré haute fréquence (100 MHz)

24

Florian Neveu, Christian Martin, Bruno Allard*

*Université de Lyon, Laboratoire Ampère, Université Lyon 1, INSA Lyon, UMR5005
43 Boulevard du 11 novembre 1918 - F-69622
Villeurbanne, France
Email: christian.martin@univ-lyon1.fr

Mots Clefs : Convertisseur DC-DC, intégration hybride, composants passifs, System On Chip, haute fréquence

[1] F. Neveu et al., “Review of high frequency, highly integrated inductive DC-DC converters,” in Integrated Power Systems (CIPS), 2014 8th International Conference on, Feb 2014, pp. 1–7.

Thème Principal ISP3D : Intégration hybride et monolithique, Composants passifs,



Exemples de caractérisations et réalisations de briques technologiques pour l'intégration P.C.B.

Mickaël Petit*, Denis Labrousse*, Stéphane Lefebvre*, Marion Woytasik**

*SATIE ENS-Cachan - CNAM - CNRS UMR8029, 61 Avenue du Président Wilson, F-94235 Cachan

**I.E.F. U-PSUD, CNRS, Centre scientifique d'Orsay, F-91405 Orsay

mickael.petit@satie.ens-cachan.fr

25

Mots Clefs : Intégration des composants passifs, Electronique de puissance, Packaging

[1] Eric Vagnon (2010). *Solutions innovantes pour le packaging de convertisseurs statiques polyphasées*. Grenoble. Rapport de Thèse

Thème Principal ISP3D : Intégration hybride et monolithique

Etude de la fiabilité du packaging de composants électroniques de puissance

Guillaume Parent*, Gregor Massiot*, Vincent Rouet*, Catherine Munier* Paul-Etienne Vidal**, Francisco Carrillo**

*Airbus Group Innovations, 12 rue Pasteur, 92150 Suresnes, France –

**Ecole Nationale d'Ingénieurs de Tarbes (ENIT), 47 avenue d'Azeirex, 65000 Tarbes, France

guillaume.parent@airbus.com

26

Mots Clefs : Electronique de Puissance, Mécanismes et Modes de Défaillance, Fiabilité, Packaging.

[1] G. Parent, G. Massiot, V. Rouet, C. Munier, P.E. Vidal and F. Carrillo (Sept. 2013). "Toward a Reliability Analysis Method of Wide Band Gap Power Electronic Components and Modules", EMPC2013, Grenoble France

Thème Principal ISP3D : Composants silicium et grand gap, Fiabilité des dispositifs de puissance,

27

Adem LALE*, Abdelhakim BOURENNANE*, Abdelilah EL KHADIRY*
Frédéric RICHARDEAU**

*CNRS, LAAS, 7 avenue du Colonel Roche, F-31400 Toulouse, France - Univ de Toulouse, LAAS, F-31400
Toulouse, France - Univ de Toulouse, UPS, LAAS, F-31400 Toulouse, France

**Université de Toulouse; INP, UPS; LAPLACE (Laboratoire Plasma et Conversion d'Energie) ENSEEIHT, 2 rue
Charles Camichel, BP 7122, F-31071 Toulouse cedex 7, France - CNRS; LAPLACE; F-31071 Toulouse, France
adem.lale@laas.fr

Mots Clefs : RC-IGBT, snapback, intégration monolithique, convertisseur statique, onduleur, cellule de commutation.

[1] A. LALE, A. BOURENNANE, A. EL KHADIRY, F. RICHARDEAU « Simulation d'une structure générique RC-IGBT sans "tension de retournement" adaptée à l'intégration monolithique de cellules de commutation sur puce Si », Symposium de Génie Electrique (SGE) 2014 du 08 juillet au 10 juillet 2014, Cachan (France), Juillet 2014.

Thème Principal ISP3D : Composants silicium et grand gap, Intégration hybride et monolithique,



On-line junction temperature measurements in power electronics converters - Application to photovoltaic inverters to increase their performance and availability

Ibrahima KA*, Yvan Avenas*, Laurent Dupont**

* Univ. Grenoble Alpes, G2Elab, F-38000 Grenoble, Franc,CNRS, G2Elab, F-38000 Grenoble, France

**IFSTTAR, COSYS-LTN, 25 allée des Marronniers, F-78000 Versailles, France

ibrahima.ka@g2elab.grenoble-inp.fr,

28

Mots Clefs : Thermo-Sensitive Electrical Parameters, temperature, measurement, integrated temperature sensor, online.

[1] D. Laurent and A. Yvan, "Evaluation of Thermo-Sensitive Electrical Parameters Based on the Forward Voltage for On-line Chip Temperature Measurements of IGBT Devices," *IEEE Trans. Power Electron.*, pp. 4028–4035, 2014.

Thème Principal ISP3D : Fiabilité des dispositifs de puissance, Gestion thermique, aspects thermomécaniques, mécanismes de défaillance,

Dépôts de couches minces dans des substrats 3D par voie liquide

29

Nathalie Poirot*, Adrien Vincent*

*GREMAN, IUT de Blois 15 rue de la Chocolaterie 41000 Blois

Mots Clefs : nanomatériaux, substrats 3D, couches minces, nanoélectronique, énergie

[1] Demande de brevet FRANCAIS n°1359144, 24/09/2013, « Enduction d'un film inorganique avec décomposition d'une résine thermodurcissable ».

Thème Principal ISP3D : Composants passifs, Architectures

Leakage Inductance Analytical Calculation for Planar Components with Leakage Layers

Wenhua Tan*, Xavier Margueron*, Laurent Taylor*, Nadir Idir**, Diana Flórez Rodriguez***

*Ecole Centrale de Lille / L2EP – Cité Scientifique CS20048, 59651 Villeneuve d'Ascq

** Université de Lille 1 / L2EP – Cité Scientifique Bat. P2, 59655 Villeneuve d'Ascq

***HEI / L2EP – 3 rue de Toul, 59800 Lille

xavier.margueron@ec-lille.fr

30

Mots Clefs : Leakage inductance, planar component, magnetic shunt.

[1] W. Tan, *Modeling and Design of Passive Planar Components for EMI Filters*, Ecole Centrale de Lille, PhD Thesis, november 2012.

Thème Principal ISP3D : Composants passifs,



Impact de la forme des spires sur les pertes cuivre HF des composants magnétiques planar

Jean Sylvio Teu Magambo*, Reda Bakri*, Xavier Margueron*, Philippe Le Moigne*

31

*Ecole Centrale de Lille / L2EP – Cité Scientifique CS20048, 59651 Villeneuve d'Ascq
jsylvio.ngouateau@ec-lille.fr

Mots Clefs : Composant planar, PCB, pertes cuivre HF.

Thème Principal ISP3D : Composants passifs,

Solutions de robustesse ESD pour MESFET SiC

32

T. Phulpin*,**, D. Trémouilles*,**, K. Isoird*,**, D. Tournier***, P. Godignon****, P. Austin*,**

* CNRS, LAAS, 7 avenue du colonel Roche, F-31400 Toulouse, France

** Univ de Toulouse, UPS, LAAS, F-31400 Toulouse, France

***Université de Lyon, CNRS, Laboratoire AMPERE, UMR 5005, INSA de Lyon, F-69621 Villeurbanne, France

****Institut de Microelectrónica de Barcelona-Centre Nacional de Microelectrónica (IMB-CNM), Consejo Superior de Investigaciones Científicas (CSIC), Universitat Autònoma de Barcelona, 08193

Barcelona, Spain

tphulpin@laas.fr

Mots Clefs : ESD robustesse SiC Mesfet protection

[1]T.Phulpin, K.Isoird, D.Tremouilles, P.Austin, D.Tournier, P.Godignon, "Analysis of an ESD failure mechanism on a SiC MESFET," in Microelectronics Reliability, 2014, pp. 177-182.

Thème Principal ISP3D : CoFiabilité des dispositifs de puissance, Gestion thermique, aspects thermomécaniques, mécanismes de défaillance,

Integrated dc-dc based-GaN multilevel converter with screen printed capacitors

33

Olivier Goualard*,**, Nicolas Videau**, Thi Bang Doan**, Vincent Bley**,
Thierry Meynard**, Thierry Lebey**, Emmanuel Sarraute**

* Zodiac Aerospace, Zodiac Actuation Systems, 41 Rue Guyemer 89000 Auxerre

** Laboratoire LAPLACE, 6 rue Camichel 31071 TOULOUSE

olivier.goualard@laplace.univ-tlse.fr

Mots Clefs : Intégration, Condensateur sérigraphié, Transistor GaN, Convertisseur multi-niveaux

[1] Goualard, O.; Videau, N.; Meynard, T.; Doan, T.B.; Lebey, T.; Bley, V.; Sarraute, E., "Integrated dc-dc based-GaN converter with screen printed capacitors allowing double side cooling," *Industrial Electronics Society, IECON 2014 - 40th Annual Conference of the IEEE*, vol., no., pp.1549,1555, Oct. 29 2014-Nov. 1 2014

Thème Principal ISP3D : Intégration hybride et monolithique

